

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **09172021 A**

(43) Date of publication of application: **30.06.97**

(51) Int. Cl.

H01L 21/321

H01L 21/60

(21) Application number: **07349355**

(22) Date of filing: **19.12.95**

(71) Applicant: **SONY CORP**

(72) Inventor: **AKASAKA TAKASHI**
OKUHORA AKIHIKO

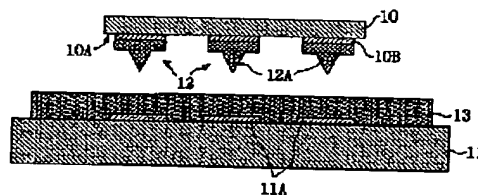
(54) **SEMICONDUCTOR DEVICE AND
MANUFACTURING METHOD AND PACKAGING
METHOD THEREOF**

(57) Abstract:

PROBLEM TO BE SOLVED: To improve the reliability of the junction of bumps formed on a semiconductor device and corresponding lands on its substrate.

SOLUTION: Specified conductive members are fed to electrodes 10B formed on one face 10A of a semiconductor device 10 and molded like cones 12 on the electrodes. Owing to this, if the pitch of the electrodes 10B of the device 10 is small, each bump 12 thereof can be surely joined to corresponding electrode 11A of the substrate 11 when the device 10 is mounted on the substrate 11 whereby poor connection can be avoided to realize a semiconductor device and manufacturing method and packaging method thereof wherein the reliability of the mounting on the substrate can be improved.

COPYRIGHT: (C)1997,JPO



THIS PAGE BLANK (USPTO)

MENU

SEARCH

INDEX

1/1



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11)Publication number: 09172021

(43)Date of publication of application: 30.06.1997

(51)Int.Cl.

H01L 21/321
H01L 21/60

(21)Application number: 07349355

(22)Date of filing: 19.12.1995

(71)Applicant:

(72)Inventor:

SONY CORP

AKASAKA TAKASHI

OKUHORA AKIHIKO

(54) SEMICONDUCTOR DEVICE AND MANUFACTURING METHOD AND PACKAGING METHOD THEREOF

(57)Abstract:

PROBLEM TO BE SOLVED: To improve the reliability of the junction of bumps formed on a semiconductor device and corresponding lands on its substrate.

SOLUTION: Specified conductive members are fed to electrodes 10B formed on one face 10A of a semiconductor device 10 and molded like cones 12 on the electrodes. Owing to this, if the pitch of the electrodes 10B of the device 10 is small, each bump 12 thereof can be surely joined to corresponding electrode 11A of the substrate 11 when the device 10 is mounted on the substrate 11 whereby poor connection can be avoided to realize a semiconductor device and manufacturing method and packaging method thereof wherein the reliability of the mounting on the substrate can be improved.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than

THIS PAGE BLANK (USPTO)

- (19)【発行国】日本国特許庁(JP)
(12)【公報種別】公開特許公報(A)
(11)【公開番号】特開平9-172021
(43)【公開日】平成9年(1997)6月30日
(54)【発明の名称】半導体装置、半導体装置の製造方法及び実装方法
(51)【国際特許分類第6版】

H01L 21/321

21/60 311

【FI】

H01L 21/92 602 G

21/60 311 S

21/92 604 L

【審査請求】未請求

【請求項の数】8

【出願形態】FD

【全页数】7

(21)【出願番号】特願平7-349355

(22)【出願日】平成7年(1995)12月19日

(71)【出願人】

【識別番号】000002185

【氏名又は名称】ソニー株式会社

【住所又は居所】東京都品川区北品川6丁目7番35号

(72)【発明者】

【氏名】赤坂 貴志

【住所又は居所】東京都品川区北品川6丁目7番35号ソニー株式会社内

(72)【発明者】

【氏名】奥洞 明彦

【住所又は居所】東京都品川区北品川6丁目7番35号ソニー株式会社内

(57)【要約】

【課題】半導体装置上に設けられた各バンプと基板の対応する各ランドとの接合の信頼性が低い問題があった。

【解決手段】半導体装置(10)の一面(10A)に形成された複数の電極(10B)上にそれぞれ所定の導電部材(12')を供給し、各電極(10B)上にそれぞれ供給された各導電部材(12')を錐形状(12)に成型する。これにより、半導体装置(10)の電極(10B)間ピッチが小さい場合でも、当該半導体装置(10)を基板(11)上に実装した際、半導体装置(10)の各バンプ(12)を基板(11)の対応する電極(11A)に確実に接合させることができるので接続不良を防止することができ、かくして基板上への実装の信頼性を向上し得る半導体装置、当該半導体装置の製造方法及び信頼性を向上し得る実装方法を実現することができる。

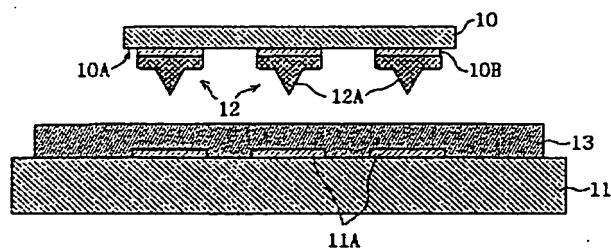


図1 本発明の実施例によるICチップ

【特許請求の範囲】

【請求項1】一面に設けられた複数の電極と、各上記電極上にそれぞれ形成された錐形状のバンプとを具えることを特徴とする半導体装置。

【請求項2】各上記バンプは、金でなることを特徴とする請求項1に記載の半導体装置。

【請求項3】半導体装置の一面に形成された複数の電極上にそれぞれ所定の導電部材を供給する第1の工程と、各上記電極上にそれぞれ供給された各上記導電部材を錐形状に成型する第2の工程とを具えることを特徴とする半導体装置の製造方法。

【請求項4】上記第1の工程では、ボールボンディング法によつて各上記電極上にそれぞれ上記導電部材を供給することを特徴とする請求項3に記載の半導体装置の製造方法。

【請求項5】上記第2の工程では、一面に錐形状の凹部が設けられた治具の上記凹部を上記導電部材に押し当てることにより各上記導電部材を錐形状に成型することを特徴とする請求項3に記載の半導体装置の製造方法。

【請求項6】各上記導電部材は、金でなることを特徴とする請求項3に記載の半導体装置の製造方法。

【請求項7】一面に複数のバンプが形成された半導体装置の当該一面を、それぞれ上記基板上に設けられた対応する接合部を覆うように形成された絶縁膜に押しつけることにより、各上記バンプを対応する各上記接合部に接合する工程を経て上記基板上に上記半導体装置を実装する実装方法において、

上記半導体装置の上記一面に形成された各上記電極上にそれぞれ所定の導電部材を供給する第1の工程と、各上記電極上にそれぞれ供給された各上記導電部材を錐形状に成型する第2の工程と、上記半導体装置を上記絶縁膜上に位置決めしてマウントした後、上記半導体装置を所定の圧力で上記基板に押しつけることにより、各上記導電部材をそれぞれ対応する各上記接合部に圧着する第3の工程とを具えることを特徴とする実装方法。

【請求項8】各上記導電部材は、金でなることを特徴とする請求項7に記載の実装方法。

【発明の詳細な説明】

【0001】

【目次】以下の順序で本発明を説明する。

発明の属する技術分野

従来の技術（図6及び図7）

発明が解決しようとする課題（図8）

課題を解決するための手段

発明の実施の形態（図1～図5）

発明の効果

【0002】

【発明の属する技術分野】本発明は半導体装置、半導体

装置の製造方法及び実装方法に関し、例えばベアチップ型のICチップに適用して好適なものである。

【0003】

【従来の技術】近年、電子機器の小型化に伴い、基板への電子部品の高密度実装技術が注目されている。この種の高密度実装技術として、例えばICチップをモールドせずに裸のまま基板上に実装する方法（以下、これをベアチップ実装方法と呼ぶ）が提案され、実施されている。

【0004】實際上このようなベアチップ実装方法として例えばフリップチップ実装法があり、このフリップチップ実装法として例えば異方性導電膜を介してICチップと基板とを直接接続するものがある。この異方性導電膜を用いるフリップチップ実装法では、以下の手順によりICチップを基板上に実装している。

【0005】すなわち図6（A）に示すように、例えばめつき法やボールボンディング法を用いてICチップ1に設けられた各パッド1A上に金（Au）やはんだ等で表面が平坦なバンプ2を形成すると共に、基板3上に形成された各ランド3Aを覆うように異方性導電膜4を所定の厚さに形成する。続いて図6（B）に示すように、ICチップ1のパッド1Aが形成されている回路面1Bを基板3のランド3Aが設けられている回路面3B側に対向させてICチップ1を異方性導電膜4に位置決めしてマウントした後、各バンプ2が異方性導電膜4に埋め込まれるようにICチップ1を所定の圧力で基板3に押し当てることにより、ICチップ1を基板3上に実装する。

【0006】ここで異方性導電膜4は例えばエポキシ樹脂等の樹脂中に5～20〔μm〕程度の導電性粒子（Au等）が分散されてなる導電材料であり、ICチップ1と基板3によつて挟み込まれた方向だけに導電性を示すものであり、基板3に平行な方向には導電性を示さないものである。従つて図7に示すように、異方性導電膜4中に存在する導電性粒子4AによつてICチップ1及び基板3のそれぞれ対応するバンプ2及びランド3Aが電気的に接合され、これによりICチップ1と基板3とが電気的に接続されるようになされている。

【0007】

【発明が解決しようとする課題】ところで近年、ICの高集積化に伴つてICチップ1上に形成される各パッド1B間のファインピッチ化が急速に進展しており、このような状況において、上述の異方性導電膜4を用いたフリップチップ実装法によつてICチップ1を基板3上に実装する場合、ファインピッチ化に対応して異方性導電膜4中の導電性粒子4Aの数を増やさなければならない。

【0008】ところが異方性導電膜4中の導電性粒子4Aの数が増えると、図8に示すように、ICチップ1の各パッド1B間及び基板3上の各ランド3A間のピッチ

が小さいため、異方性導電膜4中の導電性粒子4Aが隣接するバンプ2間及びランド3A間に跨がった状態でバンプ2とランド3Aが接合され、この結果電氣的にショートするおそれがあった。

【0009】このような問題を解決する1つの方法として、異方性導電膜4に代えて絶縁膜を用い、ICチップ1を基板3に対して所定の圧力で押し当てて各バンプ2をそれぞれ対応するランド3に直接接合させることによりICチップ1と基板3とを電氣的に接続する方法が考えられる。ところがこの方法では、バンプ2の表面が平坦であるため各バンプ2によつて絶縁膜を突き破つて各バンプ2を対応する各ランド3Aに接合させるとは困難であり、またバンプ2とランド3A間に絶縁膜が残つて接続不良を起こすおそれがあった。

【0010】さらにバンプ2の形成方法によつては、バッド1B上に形成された各バンプ2の高さが不均一になり、このような状態でICチップ1を基板3に実装した場合、全てのバンプ2を確実にランド3Aに接合させることができず、接続不良を起こすおそれがあった。

【0011】本発明は以上の点を考慮してなされたもので、基板上への実装の信頼性を向上し得る半導体装置、当該半導体装置の製造方法及び信頼性を向上し得る実装方法を提案しようとするものである。

【0012】

【課題を解決するための手段】かかる課題を解決するため第1の発明においては、半導体装置は、当該半導体装置の一面に設けられた複数の電極と、当該各電極上にそれぞれ形成された錐形状のバンプとを有する。

【0013】また第2の発明においては、半導体装置の一面に形成された複数の電極上にそれぞれ所定の導電部材を供給し、各電極上にそれぞれ供給された各導電部材を錐形状に成型する。

【0014】さらに第3の発明においては、一面に複数のバンプが形成された半導体装置の当該一面を、それぞれ基板上に設けられた対応する接合部を覆うように形成された絶縁膜に押しつけることにより、各バンプを対応する各接合部に接合する工程を経て基板上に半導体装置を実装する実装方法において、半導体装置の一面に形成された各電極上にそれぞれ所定の導電部材を供給し、各電極上にそれぞれ供給された各導電部材を錐形状に成型し、半導体装置を絶縁膜上に位置決めしてマウントした後、半導体装置を所定の圧力で基板に押しつけることにより、各導電部材をそれぞれ対応する各接合部に圧着する。

【0015】第1の発明においては、半導体装置の各電極上にそれぞれ形成された各バンプが錐形状であるので、当該半導体装置の電極間ピッチが小さい場合でも、半導体装置を基板上に実装した際、各バンプを基板の対応する電極に確実に接合させることができるので、接続不良を確実に防止することができる。

【0016】第2の発明においては、半導体装置の一面に形成された複数の電極上にそれぞれ所定の導電部材を供給し、各電極上にそれぞれ供給された各導電部材を錐形状に成型したことにより、当該半導体装置の電極間ピッチが小さい場合でも、半導体装置を基板上に実装した際、各バンプを基板の対応する電極に確実に接合させることができるので、接続不良を確実に防止することができる。

【0017】第3の発明においては、半導体装置の各電極上にそれぞれ供給された各導電部材を錐形状に成型し、半導体装置を絶縁膜上に位置決めしてマウントした後、半導体装置を所定の圧力で基板に押しつけて、各導電部材をそれぞれ対応する各接合部に圧着することにより、各導電部材を基板の対応する電極に確実に接合させることができるので、接続不良を確実に防止することができる。

【0018】

【発明の実施の形態】以下図面について、本発明の一実施例を詳述する。

【0019】図1において、10は全体として実施例によるベアチップ型のICチップを示し、基板11との対向面10A上に当該ICチップ10と基板11とを接合する例えばAuでなるバンプ12が、ICチップ10の対向面10Aに設けられた各パッド10B上にそれぞれほぼ同じ高さでほぼ円錐形状に形成されている。すなわちこのICチップ10は、当該ICチップ10を基板11上に実装した際、各パッド10B上にそれぞれ形成された各バンプ12が、基板11の対応するランド11Aとそれぞれ直接接合することにより基板11上に実装され得るようになされている。

【0020】この場合、図2に示すように、各バンプ12は全体としてほぼ円錐形状に形成されており、ICチップ10を基板11上に実装した際、各バンプ12の円錐部12Aが基板11の対応する各ランド11Aを覆うように形成された絶縁膜13を突き破ることにより、基板11上の対応するランド11Aにそれぞれ接合し得るようになされている。

【0021】實際上このICチップ10は、以下の工程により製造することができる。すなわちまずICチップ10上に設けられた各パッド10B上にボールボンディング法によつてAuでなる導電部材12'を供給(図3(A))した後、先端部20Aに円錐形状の凹部20Bが設けられたセラミックスでなるバンプ成型装置20(図4(A))を導電部材12'の真上から導電部材12'に近接する方向に降下移動させて(図3(B))、バンプ成型装置20の凹部20Bを導電部材12'に所定の圧力で押し当てる(図3(C))。その後バンプ成型装置20を導電部材12'から離反する方向に上昇させる(図3(D))。

【0022】ここで図4(A)に示すように、バンプ成

型装置20には駆動部21が設けられており、バンプ成型装置20は駆動部21の制御に基づいて、導電部材12'の突起部12A'がバンプ成型装置20の凹部20B内に嵌め込まれるように位置決めされるようになされている。この場合、各導電部材12'はボールボンディング法によつて形成されることにより、図3(A)に示すように突起部12A'が形成され、しかも導電部材12'として展延性に優れたAuを用いているので、バンプ成型装置20によつて突起部12A'を容易に円錐部12Aに成型し得る。

【0023】従つてバンプ成型装置20の凹部20Bを各導電部材12'に所定の圧力で押し当てることにより、導電部材12'の突起部12A'をバンプ成型装置20の凹部20Bに応じた円錐形状の円錐部12Aを有するバンプ12に成型することができると共に、各バンプ12の高さをほぼ同じ高さに形成することができる。かくして図1に示すようなほぼ同じ高さで円錐形状でなるバンプ12を有するICチップ10を製造することができる。

【0024】以上の構成において、このICチップ10は、以下の工程により基板11上に実装することができる。すなわちまず図5(A)に示すように、ICチップ10の回路面10A側を基板11の絶縁膜13側に対向させてICチップ10を絶縁膜13上に位置決めしてマウントした後、ICチップ10を例えば1バンプ当たり20g/F~50g/Fの圧力で基板11に押しつける。

【0025】この場合、図5(B)に示すように、このICチップ10は、各バンプ12の円錐部12Aが絶縁膜13を突き破つて対応するランド11Aにそれぞれ当接した後、図5(C)に示すように、対応する各ランド11Aの表面にならつてほぼ平坦に変形されて対応するランド11Aと面接触し、これによりICチップ10と基板11とが接続される。

【0026】従つてこのICチップ10では、円錐形状でなるバンプ12によつて絶縁膜13を突き破ることができるので、各バンプ12を基板11の対応するランド11Bにそれぞれ直接接合させることができ、これにより、ICチップ10のパッド10B間のピッチが小さい場合でも、ICチップ10を基板11上に実装した際、各パッド12を基板11の対応する各ランド11A上に確実に接合させることができるので、接続不良を確実に回避することができる。

【0027】また円錐形状でなるバンプ12によつて絶縁膜13を突き破ることができるので各バンプ12と各ランド11Aとの間に絶縁膜13が残ることを防止することができ、これにより接続不良を回避することができる。さらにICチップ10の各バンプ10Bと基板11の各ランド11Aとを面接触させることができるので、各バンプ10Bとランド11Aとの接合の信頼性を一段と向上させることができる。

【0028】さらにバンプ12を円錐状に成型したことにより、各ランド11Aが絶縁膜13で覆われた基板11に適用し得るので、従来のように異方性導電膜4で覆われた基板3に比して、ICチップが基板に実装された実装基板の製造コストを低減することができる。さらにICチップ10の各パッド10B上にバンプ成型装置20を用いて円錐形状のバンプ12を形成したことにより、ICチップ10の各パッド10B上にほぼ同じ高さを有するバンプ12を形成し得るので、ICチップ10の各パッドと基板11の対応するランド11Aとを一段と確実に接合することができる。

【0029】以上の構成によれば、ICチップ10の各パッド12上にボールボンディング法によつて展延性に優れたAuでなる導電部材12'を供給し、バンプ成型装置20の凹部20Bを各導電部材12'の突起部12A'に押し当てて各導電部材12'をほぼ同じ高さの円錐形状でなるバンプ12に成型することにより、ICチップ10のパッド10B間のピッチが小さい場合でも、ICチップ10を基板11に実装した際、ICチップ10の各バンプ12を基板11の対応する各ランド11Aに確実に接合させることができるので接続不良を確実に防止し得、かくして基板11上への実装の信頼性を向上し得るICチップ10と、基板11上への実装の信頼性を向上し得るICチップ10の製造方法と、信頼性を向上し得る実装方法とを実現することができる。

【0030】なお上述の実施例においては、円錐形状の凹部20Bを有するバンプ成型装置20を用いて、バンプ成型装置20の当該凹部20Bを導電部材12'の突起部12A'に押し当てることにより各導電部材12'の突起部12A'を円錐形状に成型して円錐部12Aを有するバンプ12に成型した場合について述べたが、本発明はこれに限らず、図4(B)に示すように、先端部30Aに四角錐状の凹部30Bを有するバンプ成型装置30を用いて、バンプ成型装置30の当該凹部30Bを導電部材12'の突起部12A'に押し当てることにより各導電部材12'の突起部12A'を四角錐形状に成型して四角錐部を有するバンプ12に成型してもよい。

【0031】この場合、バンプ成型装置30は、駆動部31の制御に基づいて導電部材12'の突起部12A'がバンプ成型装置30の凹部30B内に嵌め込まれるように位置決めする。

【0032】また上述の実施例においては、加工性に優れたセラミックスでなるバンプ成型装置20を用いた場合について述べたが、本発明はこれに限らず、ステンレスや鉄等、要はバンプ12に用いる材料より硬いものであればこの他種々の材料でなるバンプ成型装置を用いてもよい。さらに上述の実施例においては、ICチップ10の各パッド10B上にそれぞれ供給された各導電部材12'をほぼ円錐形状のバンプ12に成型した場合について述べたが、本発明はこれに限らず、三角錐形状や四

角錐形状等、要は錐形状であればこの他種々の錐形状に形成してもよい。この場合、バンプ成型装置の凹部を所望の錐形状に合わせて作成する。

【0033】さらに上述の実施例においては、ICチップ10の回路面10A上に形成された各パッド10B上に供給する導電部材としてAuを用いた場合について述べたが、本発明はこれに限らず、ICチップ10の回路面10A上に形成された各パッド10B上に供給する導電部材として、Auにパラジウムを混ぜたものやはんだ等、要は錐形状に形成し易い展延性に優れたものであればこの他種々の導電部材を各パッド10B上に供給してもよい。

【0034】さらに上述の実施例においては、ICチップ10を1バンプ当たり20g/F～50g/Fの圧力で基板11に押しつけた場合について述べたが、本発明はこれに限らず、要は各バンプ12が絶縁膜13を突き破って基板11の対応する各ランド11Aに接合させることができれば、この他種々の圧力値でICチップ10を基板11に押しつけるようにしてもよい。

【0035】さらに上述の実施例においては、半導体装置としてベアチップ型のICチップ10に本発明を適用した場合について述べたが、本発明はこれに限らず、半導体装置としてこの他種々の半導体装置に適用し得る。さらに上述の実施例においては、ボールボンディング法によつてICチップ10の各パッド10B上にそれぞれAuでなる導電部材12'を供給した場合について述べたが、本発明はこれに限らず、ICチップ10の各パッド10B上にそれぞれ導電部材を供給する方法としては、この他種々の方法を適用し得る。

【0036】

【発明の効果】上述のように第1の発明によれば、半導体装置は、その一面に設けられた複数の電極と、当該各電極上に錐形状に成型されたバンプとを有することにより、当該半導体装置の電極間ピッチが小さい場合でも、半導体装置を基板上に実装した際、各バンプを基板の対応する電極に確実に接合させることができるので接続不良を確実に防止することができ、かくして基板への実装の信頼性を向上し得る半導体装置を実現することができる。

【0037】また第2の発明によれば、半導体装置の一面に形成された複数の電極上にそれぞれ所定の導電部材を供給し、各電極上にそれぞれ供給された各導電部材を錐形状に成型することにより、当該半導体装置の電極間ピッチが小さい場合でも、半導体装置を基板上に実装した際、各バンプを基板の対応する電極に確実に接合させることができるので接続不良を確実に防止することができ、

かくして基板への実装の信頼性を向上し得る半導体装置の製造方法を実現することができる。

【0038】さらに第3の発明においては、一面に複数のバンプが形成された半導体装置の当該一面を、それぞれ基板上に設けられた対応する接合部を覆うように形成された絶縁膜に押しつけることにより、各バンプを対応する各接合部に接合する工程を経て基板上に半導体装置を実装する実装方法において、半導体装置の一面に形成された各電極上にそれぞれ所定の導電部材を供給し、各電極上にそれぞれ供給された各導電部材を錐形状に成型し、半導体装置を絶縁膜上に位置決めしてマウントした後、半導体装置を所定の圧力で基板に押しつけて、各導電部材をそれぞれ対応する各接合部に圧着することにより、半導体装置及び基板の電極間ピッチが小さい場合でも各導電部材を基板の対応する電極に確実に接合させることができるので接続不良を確実に防止することができ、かくして信頼性を向上し得る実装方法を実現することができる。

【図面の簡単な説明】

【図1】本発明の実施例によるICチップの構成を示す略線的断面図である。

【図2】本発明の実施例によるバンプの形状の説明に供する断面図である。

【図3】本発明の実施例によるICチップの製造工程を示す略線的断面図である。

【図4】バンプ成型装置の概略構成を示す略線的断面図である。

【図5】ICチップの基板への実装工程を示す略線的断面図である。

【図6】従来の異方性導電膜を用いたフリップチップ実装によるICチップの基板への実装工程を示す略線的断面図である。

【図7】従来の異方性導電膜を用いたフリップチップ実装におけるバンプとランドの接続状態の説明に供する略線的断面図である。

【図8】フラインピッチ化による電氣的ショートの説明に供する略線的断面図である。

【符号の説明】

1、10……ICチップ、1A、10B……パッド、1B、3B、10A、11B……回路面、2、12……バンプ、3、11……基板、3A、11A……ランド、4……異方性導電膜、12'……導電部材、13……絶縁膜、20、30……バンプ成型装置、20A、30A……バンプ成型装置の先端部、20B……円錐形状の凹部、30B……四角錐形状の凹部。

【図 1】

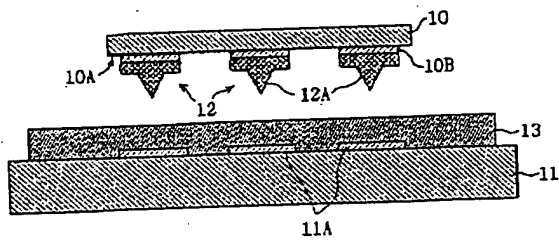


図 1 本発明の実施例による ICチップ

【図 2】

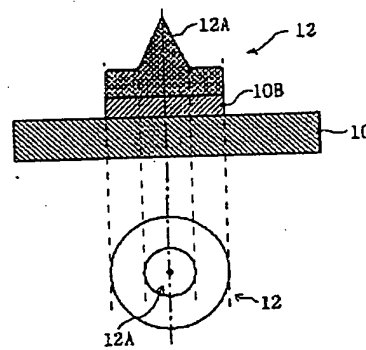


図 2 実施例によるバンプの形状

【図 3】

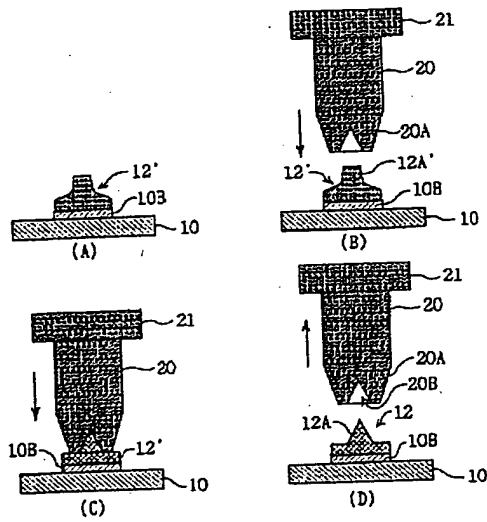


図 3 ICチップの製造工程

【図 4】

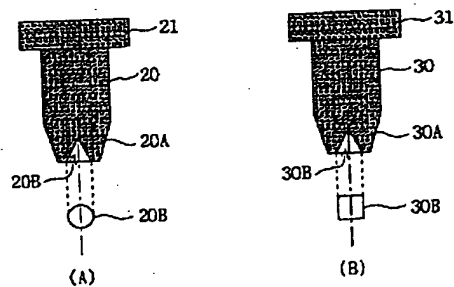


図 4 バンプ成型装置の構成

【図 8】

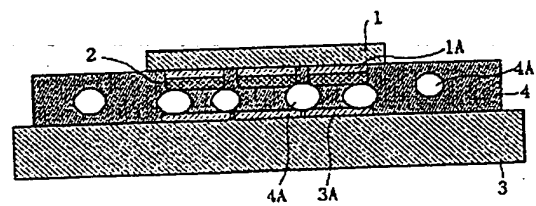


図 8 ファインピッチ化による電気的ショート

【図 7】

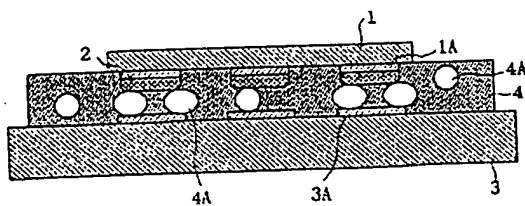
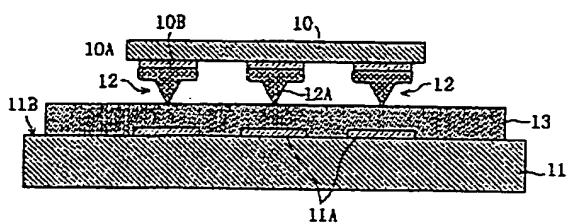
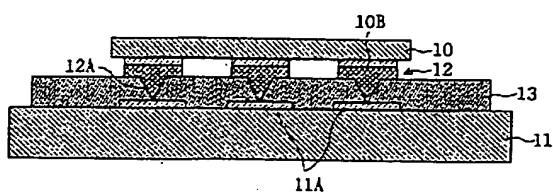


図 7 バンプとランドの接続状態

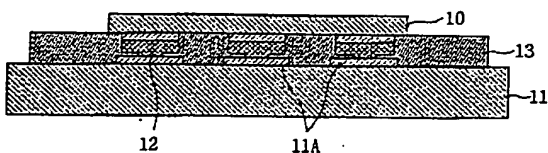
【図5】



(A)



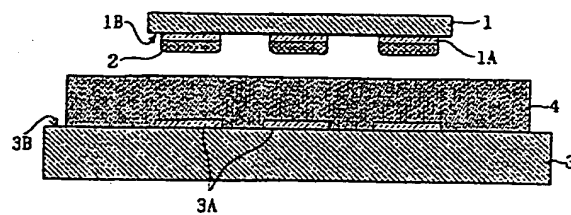
(B)



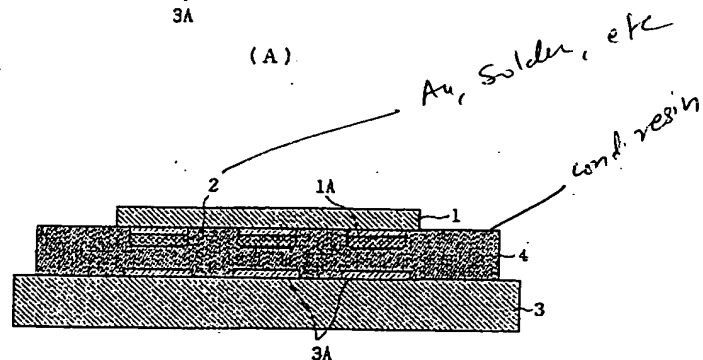
(C)

図5 ICチップの基板への実装工程

【図6】



(A)



(B)

図6 異方性導電膜を用いたフリップチップ実装によるICチップの基板への実装工程

THIS PAGE BLANK (US)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-172021

(43) 公開日 平成9年(1997)6月30日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/321			H 0 1 L 21/92	6 0 2 G
21/60	3 1 1		21/60	3 1 1 S
			21/92	6 0 4 L

審査請求 未請求 請求項の数8 F D (全 7 頁)

(21) 出願番号 特願平7-349355

(22) 出願日 平成7年(1995)12月19日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 赤坂 貴志

東京都品川区北品川6丁目7番35号ソニー株式会社内

(72) 発明者 奥洞 明彦

東京都品川区北品川6丁目7番35号ソニー株式会社内

(74) 代理人 弁理士 田辺 恵基

(54) 【発明の名称】 半導体装置、半導体装置の製造方法及び実装方法

(57) 【要約】

【課題】半導体装置上に設けられた各バンプと基板の対応する各ランドとの接合の信頼性が低い問題があった。

【解決手段】半導体装置(10)の一面(10A)に形成された複数の電極(10B)上にそれぞれ所定の導電部材(12')を供給し、各電極(10B)上にそれぞれ供給された各導電部材(12')を錐形状(12)に成型する。これにより、半導体装置(10)の電極(10B)間ピッチが小さい場合でも、当該半導体装置(10)を基板(11)上に実装した際、半導体装置(10)の各バンプ(12)を基板(11)の対応する電極(11A)に確実に接合させることができるので接続不良を防止することができ、かくして基板上への実装の信頼性を向上し得る半導体装置、当該半導体装置の製造方法及び信頼性を向上し得る実装方法を実現することができる。

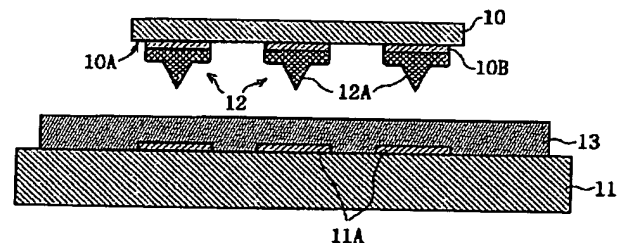


図1 本発明の実施例によるICチップ

THIS PAGE BLANK (USPTO)

【特許請求の範囲】

【請求項1】一面に設けられた複数の電極と、
各上記電極上にそれぞれ形成された錐形状のバンプとを
具えることを特徴とする半導体装置。

【請求項2】各上記バンプは、金でなることを特徴とする
請求項1に記載の半導体装置。

【請求項3】半導体装置の一面に形成された複数の電極
上にそれぞれ所定の導電部材を供給する第1の工程と、
各上記電極上にそれぞれ供給された各上記導電部材を錐
形状に成型する第2の工程とを具えることを特徴とする
半導体装置の製造方法。

【請求項4】上記第1の工程では、
ボールボンディング法によつて各上記電極上にそれぞれ
上記導電部材を供給する ことを特徴とする請求項3に
記載の半導体装置の製造方法。

【請求項5】上記第2の工程では、
一面に錐形状の凹部が設けられた治具の上記凹部を上記
導電部材に押し当てることにより各上記導電部材を錐形
状に成型することを特徴とする請求項3に記載の半導体
装置の製造方法。

【請求項6】各上記導電部材は、金でなることを特徴と
する請求項3に記載の半導体装置の製造方法。

【請求項7】一面に複数のバンプが形成された半導体装
置の当該一面を、それぞれ上記基板上に設けられた対応
する接合部を覆うように形成された絶縁膜に押しつける
ことにより、各上記バンプを対応する各上記接合部に接
合する工程を経て上記基板上に上記半導体装置を実装す
る実装方法において、

上記半導体装置の上記一面に形成された各上記電極上に
それぞれ所定の導電部材を供給する第1の工程と、
各上記電極上にそれぞれ供給された各上記導電部材を錐
形状に成型する第2の工程と、

上記半導体装置を上記絶縁膜上に位置決めしてマウント
した後、上記半導体装置を所定の圧力で上記基板に押し
つけることにより、各上記導電部材をそれぞれ対応する
各上記接合部に圧着する第3の工程とを具えることを特
徴とする実装方法。

【請求項8】各上記導電部材は、金でなることを特徴と
する請求項7に記載の実装方法。

【発明の詳細な説明】

【0001】

【目次】以下の順序で本発明を説明する。

発明の属する技術分野

従来の技術（図6及び図7）

発明が解決しようとする課題（図8）

課題を解決するための手段

発明の実施の形態（図1～図5）

発明の効果

【0002】

【発明の属する技術分野】本発明は半導体装置、半導体

装置の製造方法及び実装方法に関し、例えばベアチップ
型のICチップに適用して好適なものである。

【0003】

【従来の技術】近年、電子機器の小型化に伴い、基板へ
の電子部品の高密度実装技術が注目されている。この種
の高密度実装技術として、例えばICチップをモールド
せずに裸のまま基板上に実装する方法（以下、これをベ
アチップ実装方法と呼ぶ）が提案され、実施されてい
る。

10 【0004】實際上このようなベアチップ実装方法とし
て例えばフリップチップ実装法があり、このフリップチ
ップ実装法として例えば異方性導電膜を介してICチッ
プと基板とを直接接続するものがある。この異方性導電
膜を用いるフリップチップ実装法では、以下の手順によ
りICチップを基板上に実装している。

20 【0005】すなわち図6（A）に示すように、例えば
めつき法やボールボンディング法を用いてICチップ1
に設けられた各パッド1A上に金（Au）やはんだ等で
表面が平坦なバンプ2を形成すると共に、基板3上に形
成された各ランド3Aを覆うように異方性導電膜4を所
定の厚さに形成する。続いて図6（B）に示すように、
ICチップ1のパッド1Aが形成されている回路面1B
を基板3のランド3Aが設けられている回路面3B側に
対向させてICチップ1を異方性導電膜4に位置決めし
てマウントした後、各バンプ2が異方性導電膜4に埋め
込まれるようにICチップ1を所定の圧力で基板3に押
し当てることにより、ICチップ1を基板3上に実装す
る。

30 【0006】ここで異方性導電膜4は例えばエポキシ樹
脂等の樹脂中に5～20〔μm〕程度の導電性粒子（Au
等）が分散されてなる導電材料であり、ICチップ1と
基板3によつて挟み込まれた方向だけに導電性を示すも
のであり、基板3に平行な方向には導電性を示さないも
のである。従つて図7に示すように、異方性導電膜4中
に存在する導電性粒子4AによつてICチップ1及び基
板3のそれぞれ対応するバンプ2及びランド3Aが電気
的に接合され、これによりICチップ1と基板3とが電
氣的に接続されるようになされている。

【0007】

40 【発明が解決しようとする課題】ところで近年、ICの
高集積化に伴つてICチップ1上に形成される各パッド
1B間のファインピッチ化が急速に進展しており、この
ような状況において、上述の異方性導電膜4を用いたフ
リップチップ実装法によつてICチップ1を基板3上に
実装する場合、ファインピッチ化に対応して異方性導電
膜4中の導電性粒子4Aの数を増やさなければならな
い。

50 【0008】ところが異方性導電膜4中の導電性粒子4
Aの数が増えると、図8に示すように、ICチップ1の
各パッド1B間及び基板3上の各ランド3A間のピッチ

THIS PAGE BLANK (USPTO)

が小さいため、異方性導電膜4中の導電性粒子4Aが隣接するパンプ2間及びランド3A間に跨がった状態でパンプ2とランド3Aが接合され、この結果電氣的にショートするおそれがあった。

【0009】このような問題を解決する1つの方法として、異方性導電膜4に代えて絶縁膜を用い、ICチップ1を基板3に対して所定の圧力で押し当てて各パンプ2をそれぞれ対応するランド3に直接接合させることによりICチップ1と基板3とを電氣的に接続する方法が考えられる。ところがこの方法では、パンプ2の表面が平坦であるため各パンプ2によつて絶縁膜を突き破つて各パンプ2を対応する各ランド3Aに接合させるとは困難であり、またパンプ2とランド3A間に絶縁膜が残つて接続不良を起こすおそれがあった。

【0010】さらにパンプ2の形成方法によつては、パッド1B上に形成された各パンプ2の高さが不均一になり、このような状態でICチップ1を基板3に実装した場合、全てのパンプ2を確実にランド3Aに接合させることができず、接続不良を起こすおそれがあった。

【0011】本発明は以上の点を考慮してなされたもので、基板上への実装の信頼性を向上し得る半導体装置、当該半導体装置の製造方法及び信頼性を向上し得る実装方法を提案しようとするものである。

【0012】

【課題を解決するための手段】かかる課題を解決するため第1の発明においては、半導体装置は、当該半導体装置の一面に設けられた複数の電極と、当該各電極上にそれぞれ形成された錐形状のパンプとを有する。

【0013】また第2の発明においては、半導体装置の一面に形成された複数の電極上にそれぞれ所定の導電部材を供給し、各電極上にそれぞれ供給された各導電部材を錐形状に成型する。

【0014】さらに第3の発明においては、一面に複数のパンプが形成された半導体装置の当該一面を、それぞれ基板上に設けられた対応する接合部を覆うように形成された絶縁膜に押しつけることにより、各パンプを対応する各接合部に接合する工程を経て基板上に半導体装置を実装する実装方法において、半導体装置の一面に形成された各電極上にそれぞれ所定の導電部材を供給し、各電極上にそれぞれ供給された各導電部材を錐形状に成型し、半導体装置を絶縁膜上に位置決めしてマウントした後、半導体装置を所定の圧力で基板に押しつけることにより、各導電部材をそれぞれ対応する各接合部に圧着する。

【0015】第1の発明においては、半導体装置の各電極上にそれぞれ形成された各パンプが錐形状であるので、当該半導体装置の電極間ピッチが小さい場合でも、半導体装置を基板上に実装した際、各パンプを基板の対応する電極に確実に接合させることができるので、接続不良を確実に防止することができる。

【0016】第2の発明においては、半導体装置の一面に形成された複数の電極上にそれぞれ所定の導電部材を供給し、各電極上にそれぞれ供給された各導電部材を錐形状に成型したことにより、当該半導体装置の電極間ピッチが小さい場合でも、半導体装置を基板上に実装した際、各パンプを基板の対応する電極に確実に接合させることができるので、接続不良を確実に防止することができる。

【0017】第3の発明においては、半導体装置の各電極上にそれぞれ供給された各導電部材を錐形状に成型し、半導体装置を絶縁膜上に位置決めしてマウントした後、半導体装置を所定の圧力で基板に押しつけて、各導電部材をそれぞれ対応する各接合部に圧着することにより、各導電部材を基板の対応する電極に確実に接合させることができるので、接続不良を確実に防止することができる。

【0018】

【発明の実施の形態】以下図面について、本発明の一実施例を詳述する。

【0019】図1において、10は全体として実施例によるベアチップ型のICチップを示し、基板11との対向面10A上に当該ICチップ10と基板11とを接合する例えばAuでなるパンプ12が、ICチップ10の対向面10Aに設けられた各パッド10B上にそれぞれほぼ同じ高さでほぼ円錐形状に形成されている。すなわちこのICチップ10は、当該ICチップ10を基板11上に実装した際、各パッド10B上にそれぞれ形成された各パンプ12が、基板11の対応するランド11Aとそれぞれ直接接合することにより基板11上に実装され得るようになされている。

【0020】この場合、図2に示すように、各パンプ12は全体としてほぼ円錐形状に形成されており、ICチップ10を基板11上に実装した際、各パンプ12の円錐部12Aが基板11の対応する各ランド11Aを覆うように形成された絶縁膜13を突き破ることにより、基板11上の対応するランド11Aにそれぞれ接合し得るようになされている。

【0021】實際上このICチップ10は、以下の工程により製造することができる。すなわちまずICチップ10上に設けられた各パッド10B上にボールボンディング法によつてAuでなる導電部材12'を供給(図3(A))した後、先端部20Aに円錐形状の凹部20Bが設けられたセラミックスでなるパンプ成型装置20(図4(A))を導電部材12'の真上から導電部材12'に近接する方向に降下移動させて(図3(B))、パンプ成型装置20の凹部20Bを導電部材12'に所定の圧力で押し当てる(図3(C))。その後パンプ成型装置20を導電部材12'から離反する方向に上昇させる(図3(D))。

【0022】ここで図4(A)に示すように、パンプ成

THIS PAGE BLANK (USPTO)

型装置20には駆動部21が設けられており、パンプ成型装置20は駆動部21の制御に基づいて、導電部材12'の突起部12A'がパンプ成型装置20の凹部20B内に嵌め込まれるように位置決めされるようになされている。この場合、各導電部材12'はボールボンディング法によつて形成されることにより、図3(A)に示すように突起部12A'が形成され、しかも導電部材12'として展延性に優れたAuを用いているので、パンプ成型装置20によつて突起部12A'を容易に円錐部12Aに成型し得る。

【0023】従つてパンプ成型装置20の凹部20Bを各導電部材12'に所定の圧力で押し当てることにより、導電部材12'の突起部12A'をパンプ成型装置20の凹部20Bに応じた円錐形状の円錐部12Aを有するパンプ12に成型することができると共に、各パンプ12の高さをほぼ同じ高さに形成することができる。かくして図1に示すようなほぼ同じ高さで円錐形状でなるパンプ12を有するICチップ10を製造することができる。

【0024】以上の構成において、このICチップ10は、以下の工程により基板11上に実装することができる。すなわちまず図5(A)に示すように、ICチップ10の回路面10A側を基板11の絶縁膜13側に対向させてICチップ10を絶縁膜13上に位置決めしてマウントした後、ICチップ10を例えば1パンプ当たり20g/F〜50g/Fの圧力で基板11に押しつける。

【0025】この場合、図5(B)に示すように、このICチップ10は、各パンプ12の円錐部12Aが絶縁膜13を突き破つて対応するランド11Aにそれぞれ当接した後、図5(C)に示すように、対応する各ランド11Aの表面にならつてほぼ平坦に変形されて対応するランド11Aと面接触し、これによりICチップ10と基板11とが接続される。

【0026】従つてこのICチップ10では、円錐形状でなるパンプ12によつて絶縁膜13を突き破ることができるので、各パンプ12を基板11の対応するランド11Bにそれぞれ直接接合させることができ、これにより、ICチップ10のパッド10B間のピッチが小さい場合でも、ICチップ10を基板11上に実装した際、各パッド12を基板11の対応する各ランド11A上に確実に接合させることができるので、接続不良を確実に回避することができる。

【0027】また円錐形状でなるパンプ12によつて絶縁膜13を突き破ることができるので各パンプ12と各ランド11Aとの間に絶縁膜13が残ることを防止することができ、これにより接続不良を回避することができる。さらにICチップ10の各パンプ10Bと基板11の各ランド11Aとを面接触させることができるので、各パンプ10Bとランド11Aとの接合の信頼性を一段と向上させることができる。

【0028】さらにパンプ12を円錐状に成型したことにより、各ランド11Aが絶縁膜13で覆われた基板11に適用し得るので、従来のように異方性導電膜4で覆われた基板3に比して、ICチップが基板に実装された実装基板の製造コストを低減することができる。さらにICチップ10の各パッド10B上にパンプ成型装置20を用いて円錐形状のパンプ12を形成したことにより、ICチップ10の各パッド10B上にほぼ同じ高さを有するパンプ12を形成し得るので、ICチップ10の各パッドと基板11の対応するランド11Aとを一段と確実に接合することができる。

【0029】以上の構成によれば、ICチップ10の各パッド12上にボールボンディング法によつて展延性に優れたAuでなる導電部材12'を供給し、パンプ成型装置20の凹部20Bを各導電部材12'の突起部12A'に押し当てて各導電部材12'をほぼ同じ高さの円錐形状でなるパンプ12に成型することにより、ICチップ10のパッド10B間のピッチが小さい場合でも、ICチップ10を基板11に実装した際、ICチップ10の各パンプ12を基板11の対応する各ランド11Aに確実に接合させることができるので接続不良を確実に防止し得、かくして基板11上への実装の信頼性を向上し得るICチップ10と、基板11上への実装の信頼性を向上し得るICチップ10の製造方法と、信頼性を向上し得る実装方法とを実現することができる。

【0030】なお上述の実施例においては、円錐形状の凹部20Bを有するパンプ成型装置20を用いて、パンプ成型装置20の当該凹部20Bを導電部材12'の突起部12A'に押し当てることにより各導電部材12'の突起部12A'を円錐形状に成型して円錐部12Aを有するパンプ12に成型した場合について述べたが、本発明はこれに限らず、図4(B)に示すように、先端部30Aに四角錐状の凹部30Bを有するパンプ成型装置30を用いて、パンプ成型装置30の当該凹部30Bを導電部材12'の突起部12A'に押し当てることにより各導電部材12'の突起部12A'を四角錐形状に成型して四角錐部を有するパンプ12に成型してもよい。

【0031】この場合、パンプ成型装置30は、駆動部31の制御に基づいて導電部材12'の突起部12A'がパンプ成型装置30の凹部30B内に嵌め込まれるように位置決めする。

【0032】また上述の実施例においては、加工性に優れたセラミックスでなるパンプ成型装置20を用いた場合について述べたが、本発明はこれに限らず、ステンレスや鉄等、要はパンプ12に用いる材料より硬いものであればこの他種々の材料でなるパンプ成型装置を用いてもよい。さらに上述の実施例においては、ICチップ10の各パッド10B上にそれぞれ供給された各導電部材12'をほぼ円錐形状のパンプ12に成型した場合について述べたが、本発明はこれに限らず、三角錐形状や四

THIS PAGE BLANK (US)

角錐形状等、要は錐形状であればこの他種々の錐形状に形成してもよい。この場合、バンプ成型装置の凹部を所望の錐形状に合わせて作成する。

【0033】さらに上述の実施例においては、ICチップ10の回路面10A上に形成された各パッド10B上に供給する導電部材としてAuを用いた場合について述べたが、本発明はこれに限らず、ICチップ10の回路面10A上に形成された各パッド10B上に供給する導電部材として、Auにパラジウムを混ぜたものやはんだ等、要は錐形状に形成し易い展延性に優れたものであればこの他種々の導電部材を各パッド10B上に供給してもよい。

【0034】さらに上述の実施例においては、ICチップ10を1バンプ当たり20g/F〜50g/Fの圧力で基板11に押しつけた場合について述べたが、本発明はこれに限らず、要は各バンプ12が絶縁膜13を突き破つて基板11の対応する各ランド11Aに接合させることができれば、この他種々の圧力値でICチップ10を基板11に押しつけるようにしてもよい。

【0035】さらに上述の実施例においては、半導体装置としてペラチップ型のICチップ10に本発明を適用した場合について述べたが、本発明はこれに限らず、半導体装置としてこの他種々の半導体装置に適用し得る。さらに上述の実施例においては、ボールボンディング法によつてICチップ10の各パッド10B上にそれぞれAuでなる導電部材12'を供給した場合について述べたが、本発明はこれに限らず、ICチップ10の各パッド10B上にそれぞれ導電部材を供給する方法としては、この他種々の方法を適用し得る。

【0036】

【発明の効果】上述のように第1の発明によれば、半導体装置は、その一面に設けられた複数の電極と、当該各電極上に錐形状に成型されたバンプとを有することにより、当該半導体装置の電極間ピッチが小さい場合でも、半導体装置を基板上に実装した際、各バンプを基板の対応する電極に確実に接合させることができるので接続不良を確実に防止することができ、かくして基板への実装の信頼性を向上し得る半導体装置を実現することができる。

【0037】また第2の発明によれば、半導体装置の一面に形成された複数の電極上にそれぞれ所定の導電部材を供給し、各電極上にそれぞれ供給された各導電部材を錐形状に成型することにより、当該半導体装置の電極間ピッチが小さい場合でも、半導体装置を基板上に実装した際、各バンプを基板の対応する電極に確実に接合させることができるので接続不良を確実に防止することができ

* き、かくして基板への実装の信頼性を向上し得る半導体装置の製造方法を実現することができる。

【0038】さらに第3の発明においては、一面に複数のバンプが形成された半導体装置の当該一面を、それぞれ基板上に設けられた対応する接合部を覆うように形成された絶縁膜に押しつけることにより、各バンプを対応する各接合部に接合する工程を経て基板上に半導体装置を実装する実装方法において、半導体装置の一面に形成された各電極上にそれぞれ所定の導電部材を供給し、各電極上にそれぞれ供給された各導電部材を錐形状に成型し、半導体装置を絶縁膜上に位置決めしてマウントした後、半導体装置を所定の圧力で基板に押しつけて、各導電部材をそれぞれ対応する各接合部に圧着することにより、半導体装置及び基板の電極間ピッチが小さい場合でも各導電部材を基板の対応する電極に確実に接合させることができるので接続不良を確実に防止することができ、かくして信頼性を向上し得る実装方法を実現することができる。

【図面の簡単な説明】

20 【図1】本発明の実施例によるICチップの構成を示す略線的断面図である。

【図2】本発明の実施例によるバンプの形状の説明に供する断面図である。

【図3】本発明の実施例によるICチップの製造工程を示す略線的断面図である。

【図4】バンプ成型装置の概略構成を示す略線的断面図である。

【図5】ICチップの基板への実装工程を示す略線的断面図である。

30 【図6】従来の異方性導電膜を用いたフリップチップ実装によるICチップの基板への実装工程を示す略線的断面図である。

【図7】従来の異方性導電膜を用いたフリップチップ実装におけるバンプとランドの接続状態の説明に供する略線的断面図である。

【図8】ファイナピッチ化による電氣的ショートの説明に供する略線的断面図である。

【符号の説明】

40 1、10……ICチップ、1A、10B……パッド、1B、3B、10A、11B……回路面、2、12……バンプ、3、11……基板、3A、11A……ランド、4……異方性導電膜、12'……導電部材、13……絶縁膜、20、30……バンプ成型装置、20A、30A……バンプ成型装置の先端部、20B……円錐形状の凹部、30B……四角錐形状の凹部。

THIS PAGE BLANK (USPIC

【図1】

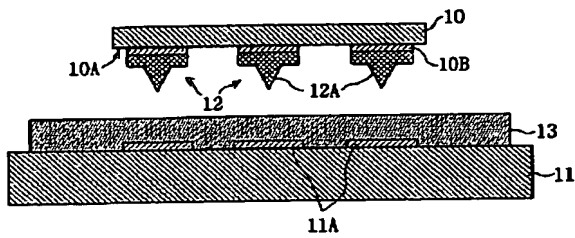


図1 本発明の実施例によるICチップ

【図2】

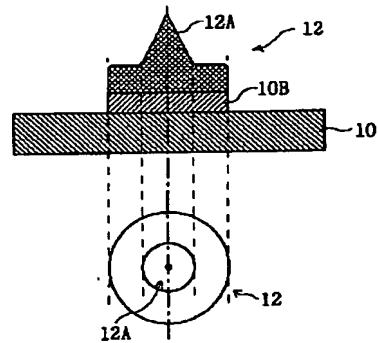


図2 実施例によるバンプの形状

【図3】

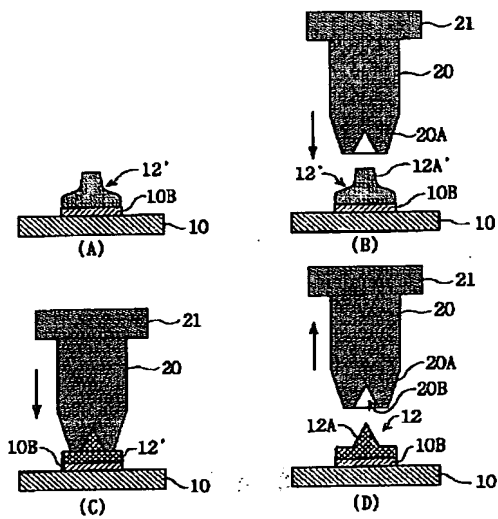


図3 ICチップの製造工程

【図4】

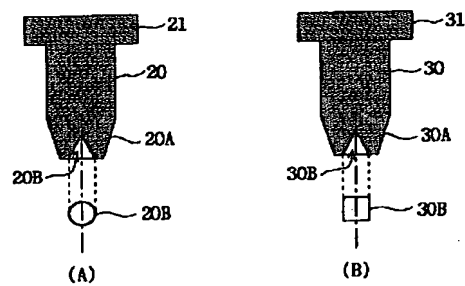


図4 バンプ成型装置の構成

【図7】

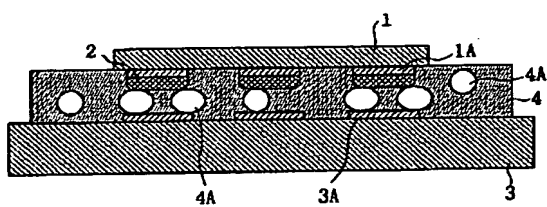


図7 バンプとランドの接続状態

【図8】

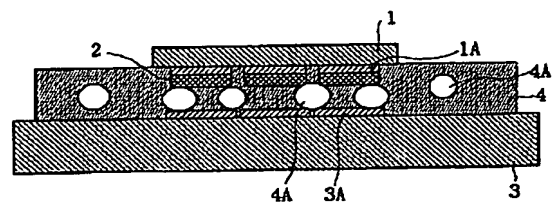


図8 ファインピッチ化による電氣的ショート

THIS PAGE BLANK !!!

【図5】

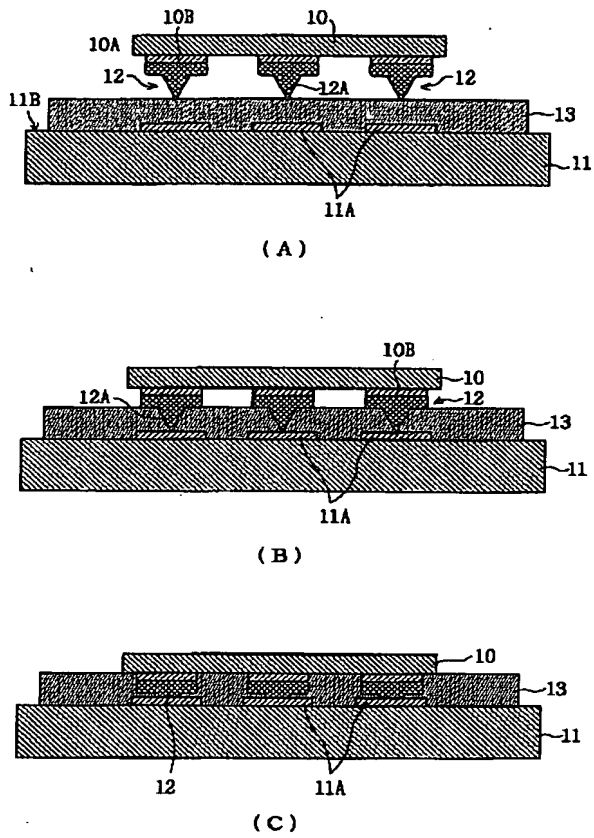


図5 ICチップの基板への実装工程

【図6】

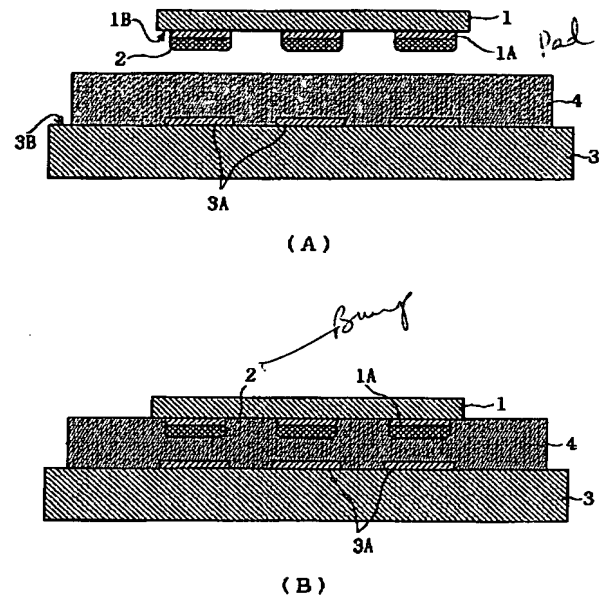


図6 異方性導電膜を用いたフリップチップ実装によるICチップの基板への実装工程

THIS PAGE BLANK (US)

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The semiconductor device characterized by having two or more electrodes prepared in the whole surface, and the bump of the drill configuration formed on each above-mentioned electrode, respectively.

[Claim 2] Each above-mentioned bump is a semiconductor device according to claim 1 characterized by the bird clapper withgold.

[Claim 3] The manufacture method of the semiconductor device characterized by having the 1st process which supplies predetermined conductive member, respectively on two or more electrodes formed in the whole surface of a semiconductor device, and the 2nd process which casts each above-mentioned conductive member supplied on each above-mentioned electrode, respectively in a drill configuration.

[Claim 4] Therefore at the 1st process of the above, the above-mentioned conductive member is supplied on each above-mentioned electrode at the ball bonding method, respectively. The manufacture method of the semiconductor device according to claim 3 characterized by things.

[Claim 5] The manufacture method of the semiconductor device according to claim 3 characterized by casting each above-mentioned conductive member in a drill configuration by pressing against the above-mentioned conductive member the above-mentioned crevice of the fixture with which the crevice of a drill configuration was established in the whole surface at the 2nd process of the above.

[Claim 6] Each above-mentioned conductive member is the manufacture method of the semiconductor device according to claim 3 characterized by the bird clapper withgold.

[Claim 7] The mounting method of mounting the above-mentioned semiconductor device on the above-mentioned substrate through the process which joins each above-mentioned bump to each above-mentioned corresponding joint by pushing against the insulator layer formed so that the corresponding joint in which the whole surface concerned of the semiconductor device which is characterized by providing the following, and with which two or more bumps were formed in the whole surface was prepared on the above-mentioned substrate, respectively might be covered. The 1st process which supplies predetermined conductive member, respectively on each above-mentioned electrode formed in the above-mentioned whole surface of the above-mentioned semiconductor device. The 2nd process which casts each above-mentioned conductive member supplied on each above-mentioned electrode, respectively in a drill configuration. The 3rd process which sticks each above-mentioned conductive member to each above-mentioned joint which corresponds, respectively by pressure by pushing the above-mentioned semiconductor device against the above-mentioned substrate by the predetermined pressure after positioning and mounting the above-mentioned semiconductor device on the above-mentioned insulator layer.

[Claim 8] Each above-mentioned conductive member is the mounting method according to claim 7 characterized by the bird clapper withgold.

[Translation done.]

THIS PAGE BLANK

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Table of Contents] this invention is explained in order of the following.

The technical field Prior art to which invention belongs (drawing 6 and drawing 7)

Object of the Invention (drawing 8)

The gestalt of implementation of The-means-for-solving-a-technical-problem invention (drawing 1 - drawing 5)

Effect-of-the-invention [0002]

[The technical field to which invention belongs] this invention is applied to bare chip type IC chip, concerning the manufacture method of a semiconductor device and a semiconductor device, and the mounting method, and is suitable.

[0003]

[Description of the Prior Art] In recent years, in connection with the miniaturization of electronic equipment, the electronic parts to a substrate are high-density. the method (this is hereafter called bare chip mounting method) of mounting on a substrate with nakedness, without considering as this kind of high-density-assembly technology, for example, carrying out the mould of the IC chip is proposed and enforced

[0004] There is for example, the flip chip mounting method as such [in practice] a bare chip mounting method, and there are some which carry out the direct file of IC chip and the substrate for example, through an anisotropy electric conduction film as this flip chip mounting method. By the flip chip mounting method using this anisotropy electric conduction film, IC chip is mounted on a substrate with the following procedures.

[0005] That is, while forming the bump 2 with a flat front face with gold (Au), solder, etc. on each pad 1A prepared in the IC chip 1 using the galvanizing method or the ball bonding method as shown in drawing 6 (A) for example, the anisotropy electric conduction film 4 is formed in predetermined thickness so that each land 3A formed on the substrate 3 may be covered. Then, as shown in drawing 6 (B), after making the circuit side 3B side by which circuit side 1B in which pad 1A of the IC chip 1 is formed is prepared in land 3A of a substrate 3 counter and positioning and mounting the IC chip 1 on the anisotropy electric conduction film 4, By pressing the IC chip 1 against a substrate 3 by the predetermined pressure so that each bump 2 may be embedded on the anisotropy electric conduction film 4, the IC chip 1 is mounted on a substrate 3.

[0006] The anisotropy electric conduction film 4 is an electrical conducting material which comes to distribute the conductive particles (Au etc.) about 5-20 [μm] in resins, such as an epoxy resin, does not show conductivity only in the direction therefore put between the IC chip 1 and the substrate 3, and does not show conductivity in the direction parallel to a substrate 3 here.

Therefore, as shown in drawing 7, the bump 2 and land 3A respectively corresponding to conductive particle 4A which exists in the anisotropy electric conduction film 4 in the IC chip 1 and a substrate 3 are joined electrically, and it is made as [connect / electrically / the IC chip 1 and a substrate 3 / by this].

[0007]

[Problem(s) to be Solved by the Invention] By the way, fine pitch-ization between each pad 1B formed on the ***** IC chip 1 is progressing to high integration of IC quickly, and in such a situation, when it therefore mounts the IC chip 1 in the flip chip mounting method using the above-mentioned anisotropy electric conduction film 4 on a substrate 3, corresponding to the formation of a fine pitch, you have to increase the number of conductive particle 4A in the anisotropy electric conduction film 4 in recent years.

[0008] However, when the number of conductive particle 4A in the anisotropy electric conduction film 4 increases, a possibility of land 3A being joined for ** with a bump 2 in the state of **** among the bumps 2 whom conductive particle 4A in the anisotropy electric conduction film 4 adjoins, and among land 3A, and as a result short-circuiting electrically since the pitch between each land 3A between each pad 1B of the IC chip 1 and on a substrate 3 is small as shown in drawing 8 is *****.

[0009] As one method of solving such a problem, it replaces with the anisotropy electric conduction film 4, the IC chip 1 is pressed by the predetermined pressure to a substrate 3 using an insulator layer, and how to connect the IC chip 1 and a substrate 3 electrically can be considered by joining each bump 2 to the land 3 which corresponds, respectively directly. However, a possibility that it is difficult in making it join to each land 3A which therefore pokes an insulator layer by each bump 2, and corresponds ***** each bump 2 to her since a bump's 2 front face is flat, and an insulator layer may start a ***** faulty connection among land 3A with a bump 2 by this method is *****.

[0010] A possibility of all the bumps 2 not being certainly joined to land 3A, and starting a faulty connection when each bump's 2

THIS PAGE BLANK (USP)

height furthermore formed on ** and putt 1B therefore at a bump's 2 formation method becomes uneven and the IC chip 1 is mounted in a substrate 3 in such the state is *****.

[0011] this invention was made in consideration of the above point, and tends to propose the mounting method which may improve the manufacture method of the semiconductor device which may improve the reliability of mounting to up to a substrate, and the semiconductor device concerned, and reliability.

[0012]

[Means for Solving the Problem] In order to solve this technical problem, in the 1st invention, a semiconductor device has two or more electrodes prepared in the whole surface of the semiconductor device concerned, and the bump of the drill configuration formed on each electrode concerned, respectively.

[0013] Moreover, in the 2nd invention, each conductive member which supplied predetermined conductive member, respectively on two or more electrodes formed in the whole surface of a semiconductor device, and was supplied on each electrode, respectively is cast in a drill configuration.

[0014] Furthermore in the 3rd invention, by pushing against the insulator layer formed so that the corresponding joint in which the whole surface concerned of the semiconductor device with which two or more bumps were formed in the whole surface was prepared on the substrate, respectively might be covered In the mounting method of mounting a semiconductor device on a substrate through the process which joins each bump to each corresponding joint Predetermined conductive member is supplied on each electrode formed in the whole surface of a semiconductor device, respectively. Each conductive member is stuck to each joint which corresponds, respectively by pressure by casting each conductive member supplied on each electrode, respectively in a drill configuration, and pushing a semiconductor device against a substrate by the predetermined pressure, after positioning and mounting a semiconductor device on an insulator layer.

[0015] In the 1st invention, since it can be made to join to the electrode to which a substrate is equivalent in each bump when the inter-electrode pitch of the semiconductor device concerned is small and a semiconductor device is mounted on a substrate since each bump formed on each electrode of a semiconductor device, respectively is a drill configuration certainly, a faulty connection can be prevented certainly.

[0016] By having cast each conductive member which supplied predetermined conductive member in the 2nd invention, respectively on two or more electrodes formed in the whole surface of a semiconductor device, and was supplied on each electrode, respectively in the drill configuration Since each bump can be certainly joined to the electrode to which a substrate is equivalent when the inter-electrode pitch of the semiconductor device concerned is small, and a semiconductor device is mounted on a substrate, a faulty connection can be prevented certainly.

[0017] Since each conductive member can be certainly joined to the electrode to which a substrate is equivalent by casting each conductive member supplied on each electrode of a semiconductor device, respectively in a drill configuration in the 3rd invention, pushing a semiconductor device against a substrate by the predetermined pressure, and sticking each conductive member to each joint which corresponds, respectively by pressure, after positioning and mounting a semiconductor device on an insulator layer, a faulty connection can be prevented certainly.

[0018]

[Embodiments of the Invention] About a drawing, one example of this invention is explained in full detail below.

[0019] In drawing 1, 10 shows bar: chip type IC chip by the example as a whole, and is mostly formed in the shape of a cone in the height with the bump 12 respectively almost same on each pad 10B prepared in opposite side 10A of the IC chip 10 who joins the IC chip 10 and a substrate 11 concerned on opposite side 10A with a substrate 11 and who becomes, for example by Au. That is, this IC chip 10 is made as [mount / on a substrate 11 / it], when the IC chip 10 concerned is mounted on a substrate 11, and each bump 12 formed on each pad 10B, respectively joins to land 11A to which a substrate 11 corresponds directly, respectively.

[0020] In this case, it is made as [join / , respectively / to land 11A to which it corresponds on a substrate 11 by breaking through the insulator layer 13 formed so that each bump's 12 cone section 12A might cover each land 11A to which a substrate 11 corresponds, when each bump 12 was mostly formed in the shape of a cone as a whole and the IC chip 10 was mounted on a substrate 11 as shown in drawing 2 / it].

[0021] This IC chip 10 can be manufactured according to the following processes in practice. Namely, after supplying conductive-member 12' which therefore becomes the ball bonding method by Au on each pad 10B first prepared on the IC chip 10 (drawing 3 (A)), Descent movement of the bump molding equipment 20 (drawing 4 (A)) which becomes with the ceramics with which cone-like crevice 20B was prepared in point 20A is made to carry out in the direction which approaches conductive-member 12' from right above conductive-member 12' (drawing 3 (B)). Crevice 20B of bump molding equipment 20 is pressed against conductive-member 12' by the predetermined pressure (drawing 3 (C)). Bump molding equipment 20 is raised after that in the direction which deserts conductive-member 12' (drawing 3 (D)).

[0022] As shown in drawing 4 (A) here, the mechanical component 21 is formed in bump molding equipment 20, and bump molding equipment 20 is made as [position / so that height 12A/ of conductive-member 12' / may be inserted in in crevice 20B of bump molding equipment 20 / based on control of a mechanical component 21,]. In this case, since each conductive-member 12' uses Au which height 12A' was formed as by therefore being formed in the ball bonding method showed to drawing 3 (A), and was moreover excellent in plasticity as conductive-member 12', therefore, height 12A' can be easily cast to bump molding equipment 20 at cone section 12A.

[0023] Therefore, while being able to cast by the bump 12 who has cone [' / height 12A/ of conductive-member 12'] /-like / according to crevice 20B of bump molding equipment 20 / cone section 12A by pressing crevice 20B of bump molding

CONFIDENTIAL

THIS PAGE BLANK (US)

equipment 20 against each conductive-member 12' by the predetermined pressure, each bump's 12 height can be formed in the almost same height. The IC chip 10 which has the bump 12 who becomes according to the shape of a cone in the almost same height as shown in drawing 1 in this way can be manufactured.

[0024] In the above composition, this IC chip 10 can be mounted on a substrate 11 according to the following processes. That is, ~~as first shown in drawing 5 (A), the circuit side 10A side of the IC chip 10 is made to counter the insulator layer 13 side of a substrate 11, and after positioning and mounting the IC chip 10 on an insulator layer 13, the IC chip 10 is forced on a substrate 11 by the pressure of 20 g/F - 50 g/F per for example, one bump.~~

[0025] In this case, field contact is carried out with land which is deformed into intermediary simultaneously flatness and corresponds if it is on front face of each [which corresponds to drawing 5 (C) after contacting land which, as for this IC chip 10, cone section of each bump 12 12A pokes insulator layer 13, and carries out ***** correspondence as shown in drawing 5 (B) 11A, respectively so that it may be shown] land 11A 11A, and, thereby, the IC chip 10 and a substrate 11 are connected.

[0026] Therefore, ~~since an insulator layer 13 can therefore be broken through with this IC chip 10 by the bump 12 who becomes by the shape of a cone. Each bump 12~~ can be directly joined to land 11B to which a substrate 11 corresponds, respectively. by this Since each pad 12 can be certainly joined on each land 11A to which a substrate 11 corresponds when the pitch between pad 10B of the IC chip 10 is small, and the IC chip 10 is mounted on a substrate 11, a faulty connection is certainly avoidable.

[0027] Moreover, since an insulator layer 13 can therefore be broken through by the bump 12 who becomes by the shape of a cone, it can prevent that an insulator layer 13 remains between each bump 12 and each land 11A, and thereby, a faulty connection can be avoided. Since field contact of each bump 10B of the IC chip 10 and each land 11A of a substrate 11 can furthermore be carried out, the reliability of junction to each bump 10B and land 11A can be raised much more.

[0028] Since each land 11A can apply to the substrate 11 covered by the insulator layer 13 by furthermore having cast the bump 12 in the shape of a cone, as compared with the substrate 3 covered by the anisotropy electric conduction film 4 like before, the manufacturing cost of the mounting substrate by which IC chip was mounted in the substrate can be reduced. Since the bump 12 who has the height almost same on each pad 10B of the IC chip 10 by having used bump molding equipment 20 and furthermore having formed the cone-like bump 12 on each pad 10B of the IC chip 10 can be formed, each pad of the IC chip 10 and land 11A to which a substrate 11 corresponds are certainly joinable much more.

[0029] According to the above composition, conductive-member 12' which becomes the ball bonding method by Au which was therefore excellent in plasticity is supplied on each pad 12 of the IC chip 10. By pressing crevice 20B of bump molding equipment 20 against height 12A[of each conductive-member 12']', and casting each conductive-member 12' by the bump 12 who becomes by the shape of a cone of the almost same height When the pitch between pad 10B of the IC chip 10 is small and the IC chip 10 is mounted in a substrate 11, The IC chip 10 which can prevent a faulty connection certainly since each bump 12 of the IC chip 10 can be certainly joined to each land 11A to which a substrate 11 corresponds, and may improve the reliability of mounting to up to a substrate 11 in this way, The manufacture method of the IC chip 10 which may improve the reliability of mounting to up to a substrate 11, and the mounting method which may improve reliability are realizable.

[0030] In addition, in an above-mentioned example, the bump molding equipment 20 which has cone-like crevice 20B is used. Although the case where it cast by the bump 12 who casts height 12A[of each conductive-member 12']' in the shape of a cone, and has cone section 12A by pressing the crevice 20B concerned of bump molding equipment 20 against height 12A[of conductive-member 12']' was described this invention uses for point 30A the bump molding equipment 30 which has square drill-like crevice 30B, as shown not only in this but in drawing 4 (B). You may cast by the bump 12 who casts height 12A[of each conductive-member 12']' in a square drill configuration, and has the 4 pyramid sections by pressing the crevice 30B concerned of bump molding equipment 30 against height 12A[of conductive-member 12']'.

[0031] In this case, bump molding equipment 30 is positioned so that height 12A[of conductive-member 12']' may be inserted in in crevice 30B of bump molding equipment 30 based on control of a mechanical component 31.

[0032] Moreover, in an above-mentioned example, although the case where the bump molding equipment 20 which becomes with ceramics excellent in processability was used was described, this invention may use the bump molding equipment which will consist of material used for a bump 12 in short, such as not only this but stainless steel, and iron, with various material in addition to this if it is a stiff thing. In a further above-mentioned example, although the case where each conductive-member 12' supplied on each pad 10B of the IC chip 10, respectively was mostly cast by the cone-like bump 12 was described, in addition to this, this invention may form them in various drill configurations, as long as not only this but a triangular pyramid configuration, a square drill configuration, etc. are drill configurations in short. In this case, the crevice of bump molding equipment is created according to a desired drill configuration.

[0033] Although the case where Au was used as conductive member supplied in a further above-mentioned example on each pad 10B formed on circuit side 10A of the IC chip 10 was described this invention as conductive member supplied on each pad 10B formed on circuit side 10A of not only this but the IC chip 10 As long as a thing, solder, etc. which mixed palladium with Au are excellent in the plasticity which is easy to form in a drill configuration in short, in addition to this, they may supply various conductive member on each pad 10B.

[0034] As long as it can make it join not only to this but to each land 11A to which each bump 12 pokes an insulator layer 13, and the ***** substrate 11 corresponds, you may make it this invention force the IC chip 10 on a substrate 11 with various pressure values in short in a further above-mentioned example, although the case where the IC chip 10 was forced on a substrate 11 by the pressure of 20 g/F-50g/F per one bump was described.

[0035] In a further above-mentioned example, although the case where this invention was applied to the bare chip type IC chip 10

THIS PAGE BLANK (USP)

as a semiconductor device was described, in addition to this, this invention can be applied to various semiconductor devices not only as this but as a semiconductor device. In a further above-mentioned example, although the case where conductive-member 12' which therefore becomes the ball bonding method by Au on each pad 10B of the IC chip 10, respectively was supplied was described, in addition to this, this invention can apply various methods as a method of supplying conductive member, respectively on each pad 10B of not only this but the IC chip 10.

[0036]

[Effect of the Invention] According to the 1st invention, as mentioned above a semiconductor device By having two or more electrodes prepared in the whole surface, and the bump cast by the drill configuration on each electrode concerned When the inter-electrode pitch of the semiconductor device concerned is small and a semiconductor device is mounted on a substrate, Since each bump can be certainly joined to the electrode to which a substrate is equivalent, a faulty connection can be prevented certainly, and the semiconductor device which may improve the reliability of mounting to a substrate in this way can be realized.

[0037] Moreover, by casting each conductive member which supplied predetermined conductive member, respectively on two or more electrodes formed in the whole surface of a semiconductor device, and was supplied on each electrode, respectively in a drill configuration according to the 2nd invention When the inter-electrode pitch of the semiconductor device concerned is small and a semiconductor device is mounted on a substrate, Since each bump can be certainly joined to the electrode to which a substrate is equivalent, a faulty connection can be prevented certainly, and the manufacture method of the semiconductor device which may improve the reliability of mounting to a substrate in this way can be realized.

[0038] Furthermore in the 3rd invention, by pushing against the insulator layer formed so that the corresponding joint in which the whole surface concerned of the semiconductor device with which two or more bumps were formed in the whole surface was prepared on the substrate, respectively might be covered In the mounting method of mounting a semiconductor device on a substrate through the process which joins each bump to each corresponding joint Predetermined conductive member is supplied on each electrode formed in the whole surface of a semiconductor device, respectively. After casting each conductive member supplied on each electrode, respectively in a drill configuration and positioning and mounting a semiconductor device on an insulator layer, By pushing a semiconductor device against a substrate by the predetermined pressure, and sticking each conductive member to each joint which corresponds, respectively by pressure Since each conductive member can be certainly joined to the electrode to which a substrate is equivalent even when a semiconductor device and the inter-electrode pitch of a substrate are small, a faulty connection can be prevented certainly, and the mounting method which may improve reliability in this way can be realized.

[Translation done.]

THIS PAGE BLANK (U)

***NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

TECHNICAL FIELD

[The technical field to which invention belongs] this invention is applied to bare chip type IC chip, concerning the manufacture method of a semiconductor device and a semiconductor device, and the mounting method, and is suitable.

[Translation done.]

THIS PAGE BLANK (USP)

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

PRIOR ART

[Description of the Prior Art] In recent years, in connection with the miniaturization of electronic equipment, the electronic parts to a substrate are high-density. the method (this is hereafter called bare chip mounting method) of mounting on a substrate with nakedness, without considering as this kind of high-density-assembly technology, for example, carrying out the mould of the IC chip is proposed and enforced

[0004] There is for example, the flip chip mounting method as such [in practice] a bare chip mounting method, and there are some which carry out the direct file of IC chip and the substrate for example, through an anisotropy electric conduction film as this flip chip mounting method. By the flip chip mounting method using this anisotropy electric conduction film, IC chip is mounted on a substrate with the following procedures.

[0005] That is, while forming the bump 2 with a flat front face with gold (Au), solder, etc. on each pad 1A prepared in the IC chip 1 using the galvanizing method or the ball bonding method as shown in drawing 6 (A) for example, the anisotropy electric conduction film 4 is formed in predetermined thickness so that each land 3A formed on the substrate 3 may be covered. Then, as shown in drawing 6 (B), after making the circuit side 3B side by which circuit side 1B in which pad 1A of the IC chip 1 is formed is prepared in land 3A of a substrate 3 counter and positioning and mounting the IC chip 1 on the anisotropy electric conduction film 4, By pressing the IC chip 1 against a substrate 3 by the predetermined pressure so that each bump 2 may be embedded on the anisotropy electric conduction film 4, the IC chip 1 is mounted on a substrate 3.

[0006] The anisotropy electric conduction film 4 is an electrical conducting material which comes to distribute the conductive particles (Au etc.) about 5-20 [μm] in resins, such as an epoxy resin, does not show conductivity only in the direction therefore put between the IC chip 1 and the substrate 3, and does not show conductivity in the direction parallel to a substrate 3 here. Therefore, as shown in drawing 7, the bump 2 and land 3A respectively corresponding to conductive particle 4A which exists in the anisotropy electric conduction film 4 in the IC chip 1 and a substrate 3 are joined electrically, and it is made as [connect / electrically / the IC chip 1 and a substrate 3 / by this].

[Translation done.]

THIS PAGE BLANK (US)

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

EFFECT OF THE INVENTION

[Effect of the Invention] According to the 1st invention as mentioned above, it is a semiconductor device. Since each bump can be certainly joined to the electrode to which a substrate is equivalent when the inter-electrode pitch of the semiconductor device concerned is small and a semiconductor device is mounted on a substrate by having two or more electrodes prepared in the whole surface, and the bump cast by the drill configuration on each electrode concerned, a faulty connection can be prevented certainly, and the semiconductor device which may improve the reliability of mounting to a substrate in this way can be realized.

[0037] Moreover, the thing for which each conductive member which supplied predetermined conductive member, respectively on two or more electrodes formed in the whole surface of a semiconductor device, and was supplied on each electrode, respectively is cast in a drill configuration according to the 2nd invention, Since each bump can be certainly joined to the electrode to which a substrate is equivalent when the inter-electrode pitch of the semiconductor device concerned is small, and a semiconductor device is mounted on a substrate, a faulty connection can be prevented certainly, and the manufacture method of the semiconductor device which may improve the reliability of mounting to a substrate in this way can be realized.

[0038] Furthermore in the 3rd invention, it pushes against the insulator layer formed so that the corresponding joint in which the whole surface concerned of the semiconductor device with which two or more bumps were formed in the whole surface was prepared on the substrate, respectively might be covered, In the mounting method of mounting a semiconductor device on a substrate through the process which joins each bump to each corresponding joint Predetermined conductive member is supplied on each electrode formed in the whole surface of a semiconductor device, respectively. After casting each conductive member supplied on each electrode, respectively in a drill configuration and positioning and mounting a semiconductor device on an insulator layer, By pushing a semiconductor device against a substrate by the predetermined pressure, and sticking each conductive member to each joint which corresponds, respectively by pressure Since each conductive member can be certainly joined to the electrode to which a substrate is equivalent even when a semiconductor device and the inter-electrode pitch of a substrate are small, a faulty connection can be prevented certainly, and the mounting method which may improve reliability in this way can be realized.

[Translation done.]

THIS PAGE BLANK (USP)

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

TECHNICAL PROBLEM

[Problem(s) to be Solved by the Invention] By the way, fine pitch-ization between each pad 1B formed on the ***** IC chip 1 is progressing to high integration of IC quickly, and in such a situation, when it therefore mounts the IC chip 1 in the flip chip mounting method using the above-mentioned anisotropy electric conduction film 4 on a substrate 3, corresponding to the formation of a fine pitch, you have to increase the number of conductive particle 4A in the anisotropy electric conduction film 4 in recent years.

[0008] However, when the number of conductive particle 4A in the anisotropy electric conduction film 4 increases, a possibility of land 3A being joined for ** with a bump 2 in the state of **** among the bumps 2 whom conductive particle 4A in the anisotropy electric conduction film 4 adjoins, and among land 3A, and as a result short-circuiting electrically since the pitch between each land 3A between each pad 1B of the IC chip 1 and on a substrate 3 is small as shown in drawing 8 is *****.

[0009] As one method of solving such a problem, it replaces with the anisotropy electric conduction film 4, the IC chip 1 is pressed by the predetermined pressure to a substrate 3 using an insulator layer, and how to connect the IC chip 1 and a substrate 3 electrically can be considered by joining each bump 2 to the land 3 which corresponds, respectively directly. However, a possibility that it is difficult in making it join to each land 3A which therefore pokes an insulator layer by each bump 2, and corresponds ***** each bump 2 to her since a bump's 2 front face is flat, and an insulator layer may start a ***** faulty connection among land 3A with a bump 2 by this method is *****.

[0010] A possibility of all the bumps 2 not being certainly joined to land 3A, and starting a faulty connection when each bump's 2 height furthermore formed on ** and pad 1B therefore at a bump's 2 formation method becomes uneven and the IC chip 1 is mounted in a substrate 3 in such the state is *****.

[0011] this invention was made in consideration of the above point, and tends to propose the mounting method which may improve the manufacture method of the semiconductor device which may improve the reliability of mounting to up to a substrate, and the semiconductor device concerned, and reliability.

[Translation done.]

THIS PAGE BLANK (U)

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

MEANS

[Means for Solving the Problem] In order to solve this technical problem, in the 1st invention, a semiconductor device has two or more electrodes prepared in the whole surface of the semiconductor device concerned, and the bump of the drill configuration formed on each electrode concerned, respectively.

[0013] Moreover, in the 2nd invention, each conductive member which supplied predetermined conductive member, respectively on two or more electrodes formed in the whole surface of a semiconductor device, and was supplied on each electrode, respectively is cast in a drill configuration.

[0014] Furthermore in the 3rd invention, by pushing against the insulator layer formed so that the corresponding joint in which the whole surface concerned of the semiconductor device with which two or more bumps were formed in the whole surface was prepared on the substrate, respectively might be covered In the mounting method of mounting a semiconductor device on a substrate through the process which joins each bump to each corresponding joint Predetermined conductive member is supplied on each electrode formed in the whole surface of a semiconductor device, respectively. Each conductive member is stuck to each joint which corresponds, respectively by pressure by casting each conductive member supplied on each electrode, respectively in a drill configuration, and pushing a semiconductor device against a substrate by the predetermined pressure, after positioning and mounting a semiconductor device on an insulator layer.

[0015] In the 1st invention, since it can be made to join to the electrode to which a substrate is equivalent in each bump when the inter-electrode pitch of the semiconductor device concerned is small and a semiconductor device is mounted on a substrate since each bump formed on each electrode of a semiconductor device, respectively is a drill configuration certainly, a faulty connection can be prevented certainly.

[0016] By having cast each conductive member which supplied predetermined conductive member in the 2nd invention, respectively on two or more electrodes formed in the whole surface of a semiconductor device, and was supplied on each electrode, respectively in the drill configuration Since each bump can be certainly joined to the electrode to which a substrate is equivalent when the inter-electrode pitch of the semiconductor device concerned is small, and a semiconductor device is mounted on a substrate, a faulty connection can be prevented certainly.

[0017] Since each conductive member can be certainly joined to the electrode to which a substrate is equivalent by casting each conductive member supplied on each electrode of a semiconductor device, respectively in a drill configuration in the 3rd invention, pushing a semiconductor device against a substrate by the predetermined pressure, and sticking each conductive member to each joint which corresponds, respectively by pressure, after positioning and mounting a semiconductor device on an insulator layer, a faulty connection can be prevented certainly.

[0018]

[Embodiments of the Invention] About a drawing, one example of this invention is explained in full detail below.

[0019] In drawing 1, 10 shows bare chip type IC chip by the example as a whole, and is mostly formed in the shape of a cone in the height with the bump 12 respectively almost same on each pad 10B prepared in opposite side 10A of the IC chip 10 who joins the IC chip 10 and a substrate 11 concerned on opposite side 10A with a substrate 11 and who becomes, for example by Au. That is, this IC chip 10 is made as [mount / on a substrate 11 / it], when the IC chip 10 concerned is mounted on a substrate 11, and each bump 12 formed on each pad 10B, respectively joins to land 11A to which a substrate 11 corresponds directly, respectively.

[0020] In this case, it is made as [join / , respectively / to land 11A to which it corresponds on a substrate 11 by breaking through the insulator layer 13 formed so that each bump's 12 cone section 12A might cover each land 11A to which a substrate 11 corresponds, when each bump 12 was mostly formed in the shape of a cone as a whole and the IC chip 10 was mounted on a substrate 11 as shown in drawing 2 ' it].

[0021] This IC chip 10 can be manufactured according to the following processes in practice. Namely, after supplying conductive-member 12' which therefore becomes the ball bonding method by Au on each pad 10B first prepared on the IC chip 10 (drawing 3 (A)), Descent movement of the bump molding equipment 20 (drawing 4 (A)) which becomes with the ceramics with which cone-like crevice 20B was prepared in point 20A is made to carry out in the direction which approaches conductive-member 12' from right above conductive-member 12' (drawing 3 (B)). Crevice 20B of bump molding equipment 20 is pressed against conductive-member 12' by the predetermined pressure (drawing 3 (C)). Bump molding equipment 20 is raised after that in the direction which deserts conductive-member 12' (drawing 3 (D)).

[0022] As shown in drawing 4 (A) here, the mechanical component 21 is formed in bump molding equipment 20, and bump molding equipment 20 is made as [position / so that height 12A/ of conductive-member 12' / ' may be inserted in in crevice 20B

THIS PAGE BLANK (US)

THIS PAGE

of bump molding equipment 20 / based on control of a mechanical component 21,]. In this case, since each conductive-member 12' uses Au which height 12A' was formed as by therefore being formed in the ball bonding method showed to drawing 3 (A), and was moreover excellent in plasticity as conductive-member 12', therefore, height 12A' can be easily cast to bump molding equipment 20 at cone section 12A.

[0023] Therefore, while being able to cast by the bump 12 who has cone [' / height 12A / of conductive-member 12'] /-like / according to crevice 20B of bump molding equipment 20 / cone section 12A by pressing crevice 20B of bump molding equipment 20 against each conductive-member 12' by the predetermined pressure, each bump's 12 height can be formed in the almost same height. The IC chip 10 which has the bump 12 who becomes according to the shape of a cone in the almost same height as shown in drawing 1 in this way can be manufactured.

[0024] In the above composition, this IC chip 10 can be mounted on a substrate 11 according to the following processes. That is, as first shown in drawing 5 (A), the circuit side 10A side of the IC chip 10 is made to counter the insulator layer 13 side of a substrate 11, and after positioning and mounting the IC chip 10 on an insulator layer 13, the IC chip 10 is forced on a substrate 11 by the pressure of 20 g/F - 50 g/F per for example, one bump.

[0025] In this case, field contact is carried out with land which is deformed into intermediary simultaneously flatness and corresponds if it is on front face of each [which corresponds to drawing 5 (C) after contacting land which, as for this IC chip 10, cone section of each bump 12 12A pokes insulator layer 13, and carries out ***** correspondence as shown in drawing 5 (B) 11A, respectively so that it may be shown] land 11A 11A, and, thereby, the IC chip 10 and a substrate 11 are connected.

[0026] Therefore, since an insulator layer 13 can therefore be broken through with this IC chip 10 by the bump 12 who becomes by the shape of a cone Each bump 12 can be directly joined to land 11B to which a substrate 11 corresponds, respectively. by this Since each pad 12 can be certainly joined on each land 11A to which a substrate 11 corresponds when the pitch between pad 10B of the IC chip 10 is small, and the IC chip 10 is mounted on a substrate 11, a faulty connection is certainly avoidable.

[0027] Moreover, since an insulator layer 13 can therefore be broken through by the bump 12 who becomes by the shape of a cone, it can prevent that an insulator layer 13 remains between each bump 12 and each land 11A, and thereby, a faulty connection can be avoided. Since field contact of each bump 10B of the IC chip 10 and each land 11A of a substrate 11 can furthermore be carried out, the reliability of junction to each bump 10B and land 11A can be raised much more.

[0028] Since each land 11A can apply to the substrate 11 covered by the insulator layer 13 by furthermore having cast the bump 12 in the shape of a cone, as compared with the substrate 3 covered by the anisotropy electric conduction film 4 like before, the manufacturing cost of the mounting substrate by which IC chip was mounted in the substrate can be reduced. Since the bump 12 who has the height almost same on each pad 10B of the IC chip 10 by having used bump molding equipment 20 and furthermore having formed the cone-like bump 12 on each pad 10B of the IC chip 10 can be formed, each pad of the IC chip 10 and land 11A to which a substrate 11 corresponds are certainly joinable much more.

[0029] According to the above composition, conductive-member 12' which becomes the ball bonding method by Au which was therefore excellent in plasticity is supplied on each pad 12 of the IC chip 10. By pressing crevice 20B of bump molding equipment 20 against height 12A[of each conductive-member 12']', and casting each conductive-member 12' by the bump 12 who becomes by the shape of a cone of the almost same height When the pitch between pad 10B of the IC chip 10 is small and the IC chip 10 is mounted in a substrate 11, The IC chip 10 which can prevent a faulty connection certainly since each bump 12 of the IC chip 10 can be certainly joined to each land 11A to which a substrate 11 corresponds, and may improve the reliability of mounting to up to a substrate 11 in this way, The manufacture method of the IC chip 10 which may improve the reliability of mounting to up to a substrate 11, and the mounting method which may improve reliability are realizable.

[0030] In addition, in an above-mentioned example, the bump molding equipment 20 which has cone-like crevice 20B is used. Although the case where it cast by the bump 12 who casts height 12A[of each conductive-member 12']' in the shape of a cone, and has cone section 12A by pressing the crevice 20B concerned of bump molding equipment 20 against height 12A[of conductive-member 12']' was described this invention uses for point 30A the bump molding equipment 30 which has square drill-like crevice 30B, as shown not only in this but in drawing 4 (B). You may cast by the bump 12 who casts height 12A[of each conductive-member 12']' in a square drill configuration, and has the 4 pyramid sections by pressing the crevice 30B concerned of bump molding equipment 30 against height 12A[of conductive-member 12']'.

[0031] In this case, bump molding equipment 30 is positioned so that height 12A[of conductive-member 12']' may be inserted in in crevice 30B of bump molding equipment 30 based on control of a mechanical component 31.

[0032] Moreover, in an above-mentioned example, although the case where the bump molding equipment 20 which becomes with ceramics excellent in processability was used was described, this invention may use the bump molding equipment which will consist of material used for a bump 12 in short, such as not only this but stainless steel, and iron, with various material in addition to this if it is a stiff thing. In a further above-mentioned example, although the case where each conductive-member 12' supplied on each pad 10B of the IC chip 10, respectively was mostly cast by the cone-like bump 12 was described, in addition to this, this invention may form them in various drill configurations, as long as not only this but a triangular pyramid configuration, a square drill configuration, etc. are drill configurations in short. In this case, the crevice of bump molding equipment is created according to a desired drill configuration.

[0033] Although the case where Au was used as conductive member supplied in a further above-mentioned example on each pad 10B formed on circuit side 10A of the IC chip 10 was described this invention as conductive member supplied on each pad 10B formed on circuit side 10A of not only this but the IC chip 10 As long as a thing, solder, etc. which mixed palladium with Au are excellent in the plasticity which is easy to form in a drill configuration in short, in addition to this, they may supply various

THIS PAGE BLANK (USP)

conductive member on each pad 10B.

[0034] As long as it can make it join not only to this but to each land 11A to which each bump 12 pokes an insulator layer 13, and the ***** substrate 11 corresponds, you may make it this invention force the IC chip 10 on a substrate 11 with various pressure values in short in a further above-mentioned example, although the case where the IC chip 10 was forced on a substrate 11 by the pressure of 20 g/F-50g/F per one bump was described.

[0035] In a further above-mentioned example, although the case where this invention was applied to the bare chip type IC chip 10 as a semiconductor device was described, in addition to this, this invention can be applied to various semiconductor devices not only as this but as a semiconductor device. In a further above-mentioned example, although the case where conductive-member 12' which therefore becomes the ball bonding method by Au on each pad 10B of the IC chip 10, respectively was supplied was described, in addition to this, this invention can apply various methods as a method of supplying conductive member, respectively on each pad 10B of not only this but the IC chip 10.

[Translation done.]

THIS PAGE BLANK (USr)

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the ****-cross section showing the composition of IC chip by the example of this invention.

[Drawing 2] It is the cross section with which explanation of the configuration of the bump by the example of this invention is presented.

[Drawing 3] It is the ****-cross section showing the manufacturing process of IC chip by the example of this invention.

[Drawing 4] It is the ****-cross section showing the outline composition of bump molding equipment.

[Drawing 5] It is the ****-cross section showing the mounting process to the substrate of IC chip.

[Drawing 6] It is the ****-cross section showing the mounting process to the substrate of IC chip by flip chip mounting using the conventional anisotropy electric conduction film.

[Drawing 7] It is the ****-cross section with which explanation of the connection state of the bump and land in flip chip mounting using the conventional anisotropy electric conduction film is presented.

[Drawing 8] It is the ****-cross section with which the electric short explanation by the formation of a fine pitch is presented.

[Description of Notations]

1 10 IC chip, 1A, 10B .. A pad, 1B, 3B, 10A, 11B [.. A substrate, 3A,] 2 A circuit side, 12 .. 3 A bump, 11 11A [.. Conductive member, 13 / .. 20 An insulator layer, 30 / .. Bump molding equipment, 20A, 30A / .. The point of bump molding equipment, 20B / .. A cone-like crevice, 30B / .. Crevice of a square drill configuration.] A land, 4 .. An anisotropy electric conduction film, 12'

[Translation done.]

THIS PAGE BLANK (US